



⑯ BUNDESREPUBLIK
DEUTSCHLAND



DEUTSCHES
PATENTAMT

Offenlegungsschrift

⑯ DE 44 35 305 A 1

⑯ Int. Cl. 6:
H 03 M 3/02
// H03H 17/02

DE 44 35 305 A 1

⑯ Aktenzeichen: P 44 35 305.7
⑯ Anmeldetag: 1. 10. 94
⑯ Offenlegungstag: 6. 4. 95

⑯ Unionspriorität: ⑯ ⑯ ⑯
04.10.93 US 131537

⑯ Anmelder:
General Electric Co., Schenectady, N.Y., US

⑯ Vertreter:
Voigt, R., Dipl.-Ing., Pat.-Anw., 65812 Bad Soden

⑯ Erfinder:
Ribner, David Byrd, Schenectady, N.Y., US

⑯ Mit doppelter Abtastgeschwindigkeit betriebener Signalintegrator

⑯ Es wird ein abgetasteter Signalintegrator mit folgenden Merkmalen geschaffen: einem Verstärker, zwei Paaren von Kondensatoren, wobei das erste Paar von Kondensatoren zwischen die Eingangs- und Ausgangsanschlüsse des Verstärkers gemäß einer herkömmlichen negativen Rückkopplungs-Konfiguration geschaltet sind und das zweite Paar von Kondensatoren über ein erstes Paar von Schaltern mit den Eingangsanschlüssen des Verstärkers verbunden ist und gleichermaßen über ein zweites Paar von Schaltern mit einer Spannungsquelle verbunden ist, wobei die beiden Schalterpaare darüber hinaus kreuzweise verschaltet oder synchronisiert sind, um eine Integration mit doppelter Geschwindigkeit auszuführen, einer Vorspannung, die mit jedem Eingangsanschluß des Verstärker parallelgeschaltet ist und somit für eine Gleichakt-Vorspannung für den Integrator sorgt. Ebenso können bei einer weiteren Ausführungsform der Erfindung die Ausgangssignale eines abgetasteten Signalintegrators, der derart ausgebildet ist, daß er eine Integration mit doppelter Geschwindigkeit ausführen kann, moduliert und dezimiert oder geschwächt werden, um Gleichspannungs- oder Niederfrequenz-Rauschen zu verringern oder zu beseitigen.

DE 44 35 305 A 1

Die folgenden Angaben sind den vom Anmelder eingereichten Unterlagen entnommen

BUNDESDRUCKEREI 02.95 508 014/512

19/27

BEST AVAILABLE COPY

Beschreibung

Die Erfindung betrifft Analog-Digital-Wandler (ADC von analog-to-digital converter) und insbesondere Analog-Digital-Wandler, die einen Integrator mit geschalteten Kondensatoren (SC von switched capacitor) verwenden.

Rauscharme Integratoren sind wünschenswert für Delta-Sigma-Analog-Digital-Wandler und Filter mit geschalteten Kondensatoren, da das Rauschen des Integrators typischerweise für die Gesamtschaltung, die den Integrator enthält, maßgebend ist. Rauscharme Integratoren mit geschalteten Kondensatoren, wie sie z. B. in der am 23. Januar 1990 veröffentlichten US-PS 4,896,156 mit dem Titel "Switches-Capacitance Networks for Differential-Input amplifiers, Not Requiring Balanced Input Signals" von Garverick, in der am 3. Juli 1990 veröffentlichten US-PS 4,939,516 mit dem Titel "Chopper Stabilized Delta-Sigma Analog-to-Digital Converter" von Early, in der am 13. August 1991 veröffentlichten US-PS 5,039,989 mit dem Titel "Delta-Sigma Analog-to-Digital Converter With Chopper Stabilization at the Sampling Frequency" von Welland et al. und in der am 15. September 1992 veröffentlichten US-PS 5,148,167 mit dem Titel "Sigma-Delta Oversampled Analog-to-Digital Converter Network with Chopper Stabilization" von Ribner beschrieben worden sind, — der Inhalt der vorgenannten Patentschriften wird hiermit unter Bezugnahme aufgenommen — wenden häufig eine Chopperstabilisierung an und können mit der halben Signalabtastrate F_s oder niedriger betrieben werden, um Niederfrequenz-Rauschen, insbesondere 1/f-Rauschen sowie jeden Gleichspannungs-(DC von direct current)-Offset zu beseitigen. Unglücklicherweise kann bei einem überabgetasteten Delta-Sigma-Modulator ein "Chopping" (Zerhacken), bei einer Frequenz von etwa $F_s/2$ zu einer Modulation des Quantisierungsrauschen des Modulators bis herunter zu Niederfrequenzpegeln führen oder einen Gleichspannungs-Offset hervorrufen. Dies kann auftreten, da das Quantisierungs-Rauschen seinen Spitzenwert bei $F_s/2$ aufgrund der Rauschform des Delta-Sigma-Modulators erreicht, wie dies beispielsweise in einem Aufsatz von D. Kerth und D. Piasecki mit dem Titel "An Oversampling Converter for Strain Gauge Transducers" beschrieben worden ist, der in IEEE Journal of Solid-State Circuits, Band 27, Nr. 12, Dezember 1992 erschienen ist und unter Bezugnahme hierin mit aufgenommen ist. Es besteht daher ein Bedürfnis für einen abgetasteten Signalgenerator, der bei einer Analog-Digital-Wandlung Anwendung findet und dieses Rauschproblem beseitigt.

Es ist ein Ziel der Erfindung, einen abgetasteten Signalintegrator zu schaffen, der bei einer gegebenen Taktrate mit der doppelten Rate herkömmlicher abgetasteter Signalintegratoren integrieren kann.

Ein zweites Ziel besteht darin, für eine abgetastete Signalintegration mit einem niedrigen, eingangsbezogenen Offset und einem niedrigen 1/f-Rauschen zu sorgen.

Ein weiteres Ziel besteht darin, einen abgetasteten Signalintegrator zu schaffen, der die Modulation des Quantisierungsrauschen herunter bis zu Tiefpaß- oder Durchlaßfrequenzen vermeidet.

Ein weiteres Ziel besteht darin, einen abgetasteten Signalintegrator zu schaffen, der Eintakt-Eingangssignale annehmen kann.

Ein weiteres Ziel liegt darin, einen abgetasteten Signalintegrator zu schaffen, der im Vergleich mit herkömmlichen abgetasteten Signalintegratoren ein verringertes thermisches Rauschen aufweist.

Kurz zusammengefaßt, weist ein beispielhafter, abgetasteter Signalintegrator gemäß der Erfindung folgende Bauelemente auf: einen Verstärker, zwei Kondensatorpaare, wobei das erste Kondensatorpaar zwischen den Eingangs- und Ausgangsanschlüsse des Verstärkers gemäß einer herkömmlichen negativen Rückkopplungskonfiguration angeschlossen ist und das zweite Kondensatorpaar über ein erstes Schalterpaar mit den Eingangsanschlüssen des Verstärkers und gleichermaßen über ein zweites Paar von Schaltern mit einer Spannungsquelle verbunden ist, wobei die beiden Schalterpaare kreuzgekoppelt oder synchronisiert sind, um eine Integration mit doppelter Taktrate auszuführen, sowie eine Vorspannung, die mit jedem Eingangsanschluß des Verstärkers parallelgeschaltet ist und dadurch für eine Gleichtakt-Vorspannung für den Integrator sorgt.

Bei einer anderen Ausführungsform nach der Erfindung können die Ausgangssignale eines abgetasteten Signalintegrators, der derart ausgestaltet ist, daß er eine Integration mit doppelter Geschwindigkeit oder eine doppeltrige Integrierung ausführen kann, auch moduliert und dezimiert werden, um ein Gleichspannungs- oder Niederfrequenz-Rauschen zu verringern oder zu beseitigen.

Der Gegenstand der Erfindung ist deutlich und knapp in der Zusammenfassung am Schluß der Beschreibung beschrieben. Allerdings kann man die Erfindung bezüglich der Organisation und bezüglich der Arbeitsweise zusammen mit weiteren Zielen und Vorteilen am besten unter Bezugnahme auf die folgende detaillierte Beschreibung verstehen, wenn man sie zusammen mit den beiliegenden Zeichnungen liest. Es zeigen

Fig. 1 ein Blockschaltbild, das eine Ausführungsform eines mit doppelter Abtastgeschwindigkeit betriebenen Signalintegrators zeigt,

Fig. 2 ein Schaltbild, das eine Ausführungsform eines mit doppelter Taktrate abgetasteten Signalintegrators gemäß der Erfindung zeigt,

Fig. 3 ein Schaltbild, das eine Ausführungsform eines einpoligen Umschalters zeigt, wie er beispielsweise in einem mit doppelter Abtastgeschwindigkeit betriebenen Signalintegrator gemäß der Erfindung zum Einsatz kommen kann,

Fig. 3a ein Zeitdiagramm, das nicht überlappende Taktimpulse eines extern abgeleiteten Taktes zeigt, der die Ausführungsform des in Fig. 3 gezeigten einpoligen Umschalters ansteuern kann,

Fig. 4 ein Schaltbild, das eine alternative Ausführungsform eines mit doppelter Abtastgeschwindigkeit betriebenen Signalintegrators gemäß der Erfindung zeigt,

Fig. 5 ein Schaltbild, welches eine weitere Ausführungsform eines mit doppelter Abtastgeschwindigkeit betriebenen Signalintegrators gemäß der Erfindung zeigt,

Fig. 6 ein Schaltbild, das eine weitere alternative Ausführungsform eines mit doppelter Taktrate abgetasteten Signalintegrators gemäß der Erfindung zeigt,

Fig. 7 ein Schaltbild, das noch eine weitere Ausführungsform eines mit doppelter Abtastgeschwindigkeit betriebenen Signalintegrators gemäß der Erfindung zeigt,

Fig. 8 ein Schaltbild, das die Ausführungsform nach Fig. 7 in einer Delta-Sigma-Modulatorkonfiguration zweiter Ordnung zeigt.

Fig. 1 zeigt einen mit doppelter Abtastgeschwindigkeit betriebenen Signalintegrator 90. Gemäß der Erfindung handelt es sich um eine Integration mit doppelter Geschwindigkeit oder um eine doppelstufige Integration, die während eines Zyklus eines Taktimpulses T_{CL} die Integration von zwei Signal-Abtastwerten, beispielsweise Spannungssignal-Abtastwerte, ausführt. Typischerweise kann dies dadurch realisiert werden, daß man während wechselnder Phasen des Taktimpulses integriert, wie dies nachfolgend im einzelnen erklärt und beschrieben wird. Der Integrator 90 kann einen symmetrischen oder einen Differenz-Operationsverstärker 111 mit Rückkopplungskondensatoren 120 und 130 sowie geschaltete Kondensatoren 140 und 150 aufweisen. Jeder Schalter in einem ersten Paar von Schaltern 180 und 190 schaltet selektiv einen Anschluß des geschalteten Kondensators 140 bzw. 150 zwischen die Anschlüsse einer externen Spannungsquelle 200, die ein Spannungssignal V_{IN} liefert. Jeder geschaltete Kondensator 140 und 150 weist einen verbleibenden oder weiteren Anschluß auf. Die jeweiligen weiteren Anschlüsse werden selektiv über die jeweiligen Schalter in einem zweiten Paar von Schaltern 160 und 170 zwischen die Eingangsanschlüsse des Operationsverstärkers 111 geschaltet. Gemäß der Erfindung verbindet ein Schalter, der selektiv einen ersten Anschluß oder Knoten zwischen zwei weitere Anschlüsse oder Knoten schaltet, der zwischen einem zweiten Anschluß und einem dritten Anschluß sich befindet, periodisch den ersten Anschluß mit einem der beiden anderen Anschlüsse, beispielsweise mit dem zweiten Anschluß und anschließend periodisch den ersten Anschluß mit dem anderen der beiden anderen Anschlüsse, in diesem Fall mit dem dritten Anschluß, während der Zeitperiode, zu der der erste Anschluß nicht mit dem einen der beiden anderen Anschlüsse verbunden ist, in diesem Fall der zweite Anschluß. Es wird nunmehr verständlich, daß die Schaltaktivität oder der Schaltungsbetrieb durch einen extern abgeleiteten Takt gesteuert werden kann, der eine periodische Wellenform mit einer vorbestimmten Rate oder Frequenz F_{CL} z. B. Taktimpulse liefert, die ein Zweiphasen-Taktsignal bilden. Beispielsweise kann der extern abgeleitete Taktimpuls eine Rechteckwelle mit einer Periode $T_{CL} = 1/F_{CL}$ bilden. Ebenso wird die Abtastrate des Eingangsspannungssignals mit F_s bezeichnet. Geschaltete Kapazitätswiderstände, wie sie beispielsweise durch die geschalteten Kondensatoren 140 und 150 realisiert sind, sind näher auf den Seiten 277 bis 280 in dem Aufsatz von R. Gregorian "Analog MOS Integrated Circuits for Signal Processing" beschrieben, den man über Wiley, New York (1986), beziehen kann und der hierin unter Bezugnahme mit aufgenommen ist.

Wie in Fig. 1 dargestellt ist, besitzen die Eingangsanschlüsse und die Ausgangsanschlüsse des Verstärkers 111, in diesem Fall ein Differenzverstärker, entgegengesetzte Polaritäten. Bei einem Differenzverstärker des dargestellten Typs liefert insbesondere jeder Ausgangsanschluß ein Spannungssignal, das im wesentlichen die Differenz der Spannungssignale darstellt, die an jedem Eingangsanschluß bereitgestellt werden. Darüber hinaus besitzen die beiden erzeugten Ausgangsspannungssignale eine entgegengesetzte Polarität. Wie gezeigt, verbinden die Kondensatoren 120 und 130 jeden Eingangsanschluß des Verstärkers 111 mit dem Ausgangsanschluß, der eine entgegengesetzte Polarität aufweist, um eine herkömmliche negative Rückkopplungskonfiguration zu bilden.

Wie gezeigt ist, ist jeder Schalter in dem zweiten Paar von Schaltern 160 und 170 derart ausgebildet, daß er selektiv einen ersten Anschluß eines der geschalteten Kondensatoren 140 bzw. 150 zwischen die Eingangsanschlüsse des Verstärkers 111 schalten kann. Ebenso ist jeder Schalter des ersten Paares von Schaltern 180 und 190 derart ausgebildet, daß er einen zweiten oder anderen Anschluß eines der geschalteten Kondensatoren 140 bzw. 150 zwischen die Anschlüsse der externen Spannungsquelle 200 selektiv anschalten kann.

Die Schalter 160 und 170 des zweiten Schalterpaars sind miteinander synchronisiert oder derart ausgebildet, daß sie selektiv den ersten Anschluß des geschalteten Kondensators 140 bzw. 150 zwischen die Eingangsanschlüsse des Verstärkers 111 schalten können, so daß während eines nachfolgenden Schaltvorgangs jeder Eingangsanschluß des Verstärkers 111 abwechselnd mit einem anderen Kondensator verbunden ist. Deshalb sind während des Schaltbetriebs oder eines Schaltzyklus die Schalter 160 und 170 synchronisiert, so daß die geschalteten Kondensatoren den bestimmten Eingangsanschluß des Verstärkers 111 schalten oder austauschen, mit dem jeder Kondensator verbunden ist. Einer der Schalter kann z. B. vier CMOS-Übertragungsgatter aufweisen, die, wie in Fig. 3 gezeigt, angeschlossen sind, um einen herkömmlichen einpoligen Umschalter (SPDT von single-pole, double throw) zu realisieren. Bei dieser Ausführungsform erfüllt der Einsatz der CMOS-Technologie eine Anzahl von Vorteilen, wie z. B. eine Erleichterung bei der Herstellung von hochintegrierten Schaltungen und das Vermeiden der Notwendigkeit, einen Gate-Ruhestrom einspeisen zu müssen, wie dies typischerweise bei Bipolar-Transistoren notwendig ist. Dennoch enthalten andere Schaltungen, die sich gemäß der Erfindung als Schalter eignen können, bipolare Transistoren, Sperrschiicht-Feldeffekttransistoren (JFET von junction field effect transistor), Metall-Halbleiter-Feldeffekttransistoren, wie z. B. GaAs-MES-FETs, Relais sowie Schottky- und andere Diodenbrücken. Fig. 3a zeigt weiter den Takt für die Taktimpulse oder für die CMOS-Übertragungsgatter 10, 20, 30 und 40, die den einpoligen Umschalter (SPDT) verwirklichen. Wie in Fig. 3a gezeigt ist, überlappen sich die Taktsignale zwischen verschiedenen Gattern nicht, damit unerwünschte Leitungspfade zwischen den verschiedenen CMOS-Gattern vermieden werden. Ebenso sind alternative Taktphasen Φ_1 und Φ_2 für einen Taktzyklus dargestellt.

Die Schalter 180 und 190 in dem ersten Paar von Schaltern sind ebenfalls miteinander synchronisiert oder derart ausgebildet, daß sie selektiv den jeweiligen zweiten oder verbleibenden Anschluß des geschalteten Kondensators 140 bzw. 150 zwischen die Anschlüsse der externen Spannungsquelle schalten können, so daß während nachfolgender Schaltzyklen jeder Anschluß der Spannungsquelle abwechselnd mit einem anderen Kondensator verbunden ist. Die Schalter 180 und 190 sind wieder synchronisiert, so daß die geschalteten Kondensatoren den besonderen Anschluß der Spannungsquelle wechseln, mit dem jeder verbunden ist. Wieder-

um kann jeder einpolige Umschalter durch vier verbundene CMOS-Übertragungsgatter verwirklicht werden, wie dies in Fig. 3 dargestellt ist. Außerdem sind die ersten und zweiten Paare von Schaltern 160, 170, 180 und 190 miteinander synchronisiert oder kreuzweise verbunden, so daß die Schalter des ersten Paars die Anschlüsse der Spannungsquelle während eines Schaltungsbetriebs oder während eines Schaltungszyklus wechseln oder schalten, und zwar im wesentlichen zur gleichen Zeit, zu der die Schalter des zweiten Paars die Eingangsanschlüsse des Verstärkers wechseln oder schalten. Dies kann beispielsweise durch eine herkömmliche zweipolige Umschaltkonfiguration (double-pole, double-throw switching configuration) verwirklicht werden. Bei einer Ausführungsform kann während eines Schaltbetriebs ein extern abgeleiteter Takt die beiden Schalterpaare bei einer vorbestimmten Taktfrequenz mit $F_s = 2 F_{CL}$ ansteuern, so daß die Synchronisation zur Durchführung einer 10 Integration doppelte Rate erreicht wird.

Die in Fig. 1 dargestellte Schaltung führt zu einem Summieren von zwei Abtastwerten des Spannungssignals V_{IN} , wobei die Abtastwerte zu zwei gesonderten Zeitpunkten entnommen werden, z. B. während Wechselphasen eines extern abgeleiteten Zweiphasen-Taktes, der die Schalterpaare steuert. Dabei versteht sich natürlich, daß die Erfindung nicht darauf beschränkt ist, durch einen 2-Phasen-Takt gesteuert zu werden. Im Grunde würde sich jeder "Arbeits"-Zyklus als befriedigend erweisen, obwohl im wesentlichen Gleichphasen für den 15 2-Phasen-Takt Vorteile bezüglich der Geschwindigkeit und der Schaltungs-Einschwingzeit liefern können. Die abgetasteten Spannungssignale werden als elektrische Ladung dadurch in den Kondensator des Integrators während der alternierenden Taktphasen eingespeist, z. B. während solcher Phasen, die in Fig. 3a dargestellt sind. Daher integriert die Verstärkerschaltung bei einem einzelnen Taktempuls mit der doppelten Rate eines herkömmlichen Integrators, indem zwei abgetastete Spannungssignale in einer Taktpериode T_{CL} integriert werden. 20 Die Integration findet zweimal so häufig statt, ohne daß die Taktrate F_{CL} erhöht werden müßte. Die Z-Transformation eines solchen abgetasteten Spannungssignal-Integrators bezüglich der Taktrate F_{CL} ist durch die Gleichung [1] gegeben.

$$\frac{V_O(z)}{V_{IN}(z)} = \alpha \left(\frac{1 + z^{-1/2}}{1 - z^{-1/2}} \right) \quad [1]$$

30 wobei $\alpha =$

$$C1/C5 = C2/C6 \quad [1a]$$

35 und wobei $C1, C2, C5$ und $C6$ die jeweiligen Kapazitäten der Schaltungskomponenten bezeichnen, die in Fig. 1 gezeigt sind. Die Zeitbereichs-Differenzgleichung für diese Übertragungsfunktion ist unten angegeben.

$$V_o(nT_{CL} - V_o(n - 1/2)T_{CL}) = \alpha [V_{IN}(nT_{CL} + V_{IN}(n - 1/2)T_{CL})] \quad [2]$$

40 $V_o(t)$ bzw. $V_{IN}(t)$ bezeichnen das abgetastete Ausgangsspannungssignal bzw. das abgetastete Eingangsspannungssignal zur Zeit t . Da die bilineare Transformation die kontinuierliche Frequenzvariable s auf die diskrete Zeitvariable z gemäß

$$s = (1 - z^{-1})/(1 + z^{-1}) \quad [3]$$

45 abbildet, kann die in Fig. 1 dargestellte Schaltung die bilineare Transformation α/s oder die Integrationsfunktion theoretisch oder physikalisch realisieren. Das gewünschte doppelratige Verhalten nach Gleichung (1) wird durch $z^{-1/2}$ anstelle von z^{-1} ausgedrückt. Ebenso ist bei niedrigen Frequenzen bezüglich der Taktrate F_{CL} der Zähler der Übertragungsfunktion in Gleichung [1] näherungsweise 2α . Der Faktor von 2 ist aufgrund der mit doppelter 50 Taktrate auszuführenden Integration eingefügt.

55 Eine wichtige Änderung der Schaltung nach Fig. 1 ist in Fig. 2 erläutert. Der in Fig. 1 dargestellte, mit doppelter Abtastgeschwindigkeit betriebene Signalintegrator funktioniert in der Praxis tatsächlich nicht, da zu einer Spannungsquelle oder zur Masse für die Eingangsanschlüsse des Verstärkers kein Ohm'scher Pfad vorgesehen ist. Dieses Problem wird durch einen abgetasteten Signalintegrator 100 gemäß der Erfindung beseitigt, wie er beispielsweise in Fig. 2 dargestellt ist. Eine Gleichtaktvorspannung, z. B. eine Vorspannung, kann mit jedem Eingangsanschluß des Verstärkers parallelgeschaltet sein. Nach Fig. 2 ist eine Vorspannung unmittelbar mit jedem Eingangsanschluß des Verstärkers 111 parallel geschaltet. Gemäß der Erfindung bezieht sich der Ausdruck Vorspannung auf ein Signal, beispielsweise ein elektrisches Signal, und zwar typischerweise einen Strom oder eine Spannung, welches ein Bezugssignal oder Signal-Bezugspunkt für die übrigen Signale in der 60 Schaltung oder in dem System während des Systembetriebs oder der Signalverarbeitung bereitstellt. Diese Vorspannung kann für einen abgetasteten Signalintegrator durch mehrere unterschiedliche Techniken verwirklicht oder physikalische realisiert werden.

65 Für die in Fig. 2 dargestellte Ausführungsform ist ein erster geschalteter Kondensator 230 bzw. ein zweiter geschalteter Kondensator 260 in Reihe mit einer Spannungsquelle 210 geschaltet, um einen geschalteten Ladungspfad bereitzustellen, der die jeweiligen Eingangsanschlüsse des Differenzverstärkers während des eingeschwungenen Betriebszustandes der Schaltung widerstandsbeschränkt auf V_{ICM} vorspannt. Wiederum können die Schalter durch einen extern abgeleiteten Takt oder durch eine "N-polige" Umschalterkonfiguration synchronisiert werden. Wie dargestellt, ist ein einpoliger Umschalter 290 mit dem Kondensator 230 und ein einpoliger

Umschalter 280 mit dem Kondensator 260 in Reihe geschaltet, so daß jeder geschaltete Kondensator, der mit der Spannungsquelle 210 in Reihe geschaltet ist, einen effektiven Widerstandswert in Reihe mit der Spannungsquelle 210 und effektiv eine Gleichtakt-Vorspannung parallel zu jedem Eingangsanschluß des Verstärkers liefert. Obwohl beide Eingangsanschlüsse eine solche Gleichtakt-Vorspannung erfordern, genügt eine Vorspannung, um beide Anschlüsse vorzuspannen. Der Einsatz von geschalteten kapazitiven Widerständen auf diese Weise ist in dem vorher genannten Aufsatz von Gregorian beschrieben. Alternativ kann ein Widerstand oder ein geschalteter Kondensatorpaar in Reihe mit der Spannungsquelle geschaltet sein, um die Vorspannung bereitzustellen, beispielsweise die in Fig. 5 gezeigten Kondensatorpaare. Ebenso kann aufgrund der Schaltungssymmetrie die Vorspannung auf äquivalente Weise parallel mit den Eingangsanschlüssen über einen Schalter parallelgeschaltet sein, beispielsweise den einpoligen Umschaltern 160 und 170, obwohl der Widerstandswert des besonderen Schalters gering genug sein sollte, um einen vernachlässigbaren Einfluß auf die Schaltungsleistung zu haben.

Die Ausführungsform eines in Fig. 2 gezeigten mit der doppelten Abtastgeschwindigkeit betriebenen Signalintegrators realisiert daher eine konkrete Schaltung, die die bilineare Transformation ausführen kann. Dies sorgt für zweckmäßige und wünschenswerte Vorteile bei der Entwicklung von abgetasteten Datenfiltern und ist auch nützlich beim Entwickeln von Delta-Sigma-Modulatorkonfigurationen. Obwohl weitere Schaltungen realisiert worden sind, die die bilineare Transformation implementieren können, verwirklicht die Ausführungsform nach Fig. 2 die bilineare Transformation mit Hilfe einer doppelratigen Integration und mit reduzierter Empfindlichkeit bezüglich parasitärer Streukapazitäten. Die dargestellte Ausführungsform kann für Eintakt-Eingangssignale als auch für vollständig symmetrische Eingangssignale im Vergleich mit anderen symmetrischen Integrator-schaltungen ausgelegt werden, die völlig symmetrische Eingangssignale für eine zufriedenstellende Leistung erfordern. Die Erfindung ist außerdem nicht darauf beschränkt, einen völlig symmetrischen Verstärker oder Differenzverstärker zu benutzen. Beispielsweise, wenn ein herkömmlicher Operationsverstärker eingesetzt wird, kann die doppelratige Integration dadurch ausgeführt werden, daß man den Anschluß des Kondensators 130, der nach Fig. 2 mit dem negativen Ausgangsanschluß des Verstärkers 111 verbunden ist, mit Masse verbindet. Eine solche Ausführungsform kann auch intern auf eine Art und Weise Chopper-stabilisiert sein, die dem Verfahren ähnlich ist, welches nachfolgend bezüglich Fig. 5 näher beschrieben wird.

Fig. 4 zeigt eine weitere alternative Ausführungsform 105 eines mit doppelter Abtastgeschwindigkeit betriebenen Signalintegrators gemäß der Erfindung. Bei dieser besonderen Ausführungsform wird der Ausgangsanschluß des doppelratigen Integrators 100, der in Fig. 2 dargestellt ist, mit einer Taktrate F_{CL} oder der halben Signalabtastrate F_s abgetastet, die dadurch um einen Faktor 2 dezimiert wird. Gemäß der Erfindung handelt es sich bei der Dezimierung darum, daß das Abtasten bei einer niedrigeren Frequenz, und zwar Untervielfachen von F_s , erfolgt, wodurch unerwünschtes Rauschen beseitigt werden kann, welches insbesondere in Hochfrequenzbändern enthalten ist. Zwei Dezimiereinrichtungen sind in Fig. 4 vorgesehen, die durch Schalter 450 und 460 dargestellt sind, wobei jede Dezimiereinrichtung mit einem gesonderten Ausgangsanschluß des Verstärkers 111 und mit Masse als Teil einer kapazitiven Verbindungskonfiguration selektiv verbunden ist. Daher ist bei dieser besonderen Ausführungsform die Dezimierung oder Schwächung durch den nachfolgenden Integrator mit einer herkömmlichen geschalteten Kondensator-Eingangsstufe ausgeführt, die das Ausgangsspannungssignal während einer Phase des extern abgeleiteten Taktimpulses abtastet und während der wechselnden Phase mit der Masse verbindet, wie dies dargestellt ist. Alternativ können die Schalter 450 und 460 das Signal, anstatt es während wechselnder Taktphasen mit Masse zu verbinden, in eine Position derart schalten, daß die gezeigten Kondensatoren 650 und 660 miteinander verbunden sind. Die resultierende Übertragungsfunktion für den dezimierten Integrator, der in Fig. 4 dargestellt ist, ist nachfolgend durch die Gleichung [4] gegeben.

$$\frac{V_O(z)}{V_{IN}(z)} = \alpha \left(\frac{(1 + z^{-1/2})^2}{1 - z^{-1}} \right) \quad [4]$$

Nach der Signaldezimierung arbeitet der doppelratige Integrator als einratiger Integrator und führt die bilineare Transformation nicht mehr länger durch. Allerdings ist bei niedrigen Frequenzen bezüglich der Taktrate F_{CL} der Zähler der Übertragungsfunktion etwa 4a. Daher ist ein Vorteil eines solchen Integrators das resultierende, verbesserte Signal-zu-Rauschverhältnis bezüglich des thermischen Rauschens des Integrators, wenn er in einer Schaltung verwirklicht ist.

Fig. 5 zeigt eine weitere alternative Ausführungsform 110 eines mit doppelter Abtastgeschwindigkeit betriebenen Integrators gemäß der Erfindung. Bei dieser besonderen Ausführungsform ist eine Chopper-Stabilisierung in dem in Fig. 2 dargestellten Integrator mit aufgenommen, um den Gleichspannungs-Offset und das Niederfrequenz-1/f-Rauschen des Verstärkers zu beseitigen. Chopping oder ein Zerhacken bei einer Frequenz von $f_c = F_{CL}$ moduliert das Niederfrequenz-Rauschen außerhalb des Signal-Durchlaßbandes, wobei f_c die "Chopping"-Frequenz bezeichnet. Da ein mit doppelter Abtastgeschwindigkeit betriebener Signalintegrator gemäß der Erfindung verwirklicht ist, entspricht ein Zerhacken mit F_{CL} einem Zerhacken mit der halben Abtastrate, welche $F_s = 2F_{CL}$ ist. Das Zerhacken wird ausgeführt, indem zwei Paare von einpoligen Umschaltern, und zwar Ausgangsschalter 330 und 340, die mit Eingangsschaltern 310 und 320 synchronisiert sind, verwendet werden, um die Polarität der Eingangs- und Ausgangssignale der vollständig symmetrischen Operationsverstärker oder Differenz-Operationsverstärker mit einer vorbestimmten Chopping-Frequenz periodisch zu wechseln. Jedoch besteht ein wichtiger Gesichtspunkt der in Fig. 5 dargestellten Ausführungsform darin, daß ein gemeinsames Benutzen der Schalter aufgrund der Schaltungskonfiguration für diese Ausführungsform eines mit doppelter Abtastgeschwindigkeit betriebenen Signalintegrators gemäß der Erfindung möglich ist. Ohne

gemeinsames Benutzen der Schalter (switch sharing), bräuchte man zwei weitere Paare von einpoligen Umschaltern, um einen solchen zerhackten, mit doppelter Abtastgeschwindigkeit betriebenen Signalintegrator zu implementieren. Daher realisieren die Chopper-Schalter oder Zerhacker-Schalter auch die geschalteten Kondensatorwiderstände an den Eingangs- und Ausgangsanschlüssen des Verstärkers und vermeiden so eine weitere

5 Zunahme der Komplexität der Schaltungsanordnung.

Jeder Schalter des ersten Paars von Schaltern 310 bzw. 320 ist derart ausgebildet, daß er den ersten Anschluß des Kondensators 120 bzw. 130 mit dem jeweiligen Eingangsanschluß des Verstärkers 111 verbindet. Ebenso ist jeder Schalter des zweiten Paars von Schaltern 330 bzw. 340 derart ausgebildet, daß er selektiv den zweiten oder verbleibenden Anschluß des Kondensators 120 bzw. 130 mit dem jeweiligen Ausgangsanschluß des Verstärkers 111 selektiv verbinden kann. Gleichermaßen sind die ersten und zweiten Paare von Schaltern 310, 320, 10 330 und 340 synchronisiert, so daß sie während einer nachfolgenden Schaltungsoperation die jeweiligen Eingangsanschlüsse des Verstärkers mit den jeweiligen Ausgangsanschlüssen verbinden, um so eine negative Rückkopplungskonfiguration zu liefern und im wesentlichen gleichzeitig die Polarität der Eingangsspannungssignale und der Ausgangsspannungssignale des Verstärkers 111 umzukehren, um so die Modulation der Ausgangsspannungssignale durch eine Rechteckwelle oder spezieller eine Chopper-Stabilisierung auszuführen. Diese Schalter können durch einen extern abgeleiteten Takt, wie oben beschrieben, angesteuert oder synchronisiert werden.

Nach Fig. 5 ist die Gleichtakt-Vorspannung, die mit jedem Eingangsanschluß des Verstärkers parallel verbunden ist, durch ein Paar geschalteter Kondensatoren verwirklicht, die mit einer Spannungsquelle verbunden sind, beispielsweise die Kondensatoren 230 und 240, die in Reihe mit den SPDT-Schaltern 290 bzw. 300 sowie die Kondensatoren 250 und 260, die in Reihe mit den SPDT-Schaltern 270 bzw. 280 geschaltet sind. Beim Vergleich mit den Ausführungsformen eines abgetasteten Signalintegrators gemäß der Erfindung, die in den Fig. 2 und 4 dargestellt sind, benutzt die in Fig. 5 gezeigte Ausführungsform ein Paar von geschalteten Kondensatoren derart, daß die Verstärkungscharakteristiken des Integrators für ein eingangsbezogenes Rauschen während wechselnder Phasen eines extern abgeleiteten, zweiphasigen Taktimpulses angepaßt sind. Dies ist für einen zufriedenstellenden Betrieb bei dieser besonderen Ausführungsform aufgrund der Anwesenheit einer Chopper-Stabilisierung wünschenswert, die verlangt, daß die Rauschcharakteristiken des Integrators während wechselnder Phasen für das Rauschen angepaßt sind, um effektiv moduliert oder Chopper-stabilisiert zu sein, indem die Polarität der Eingangs- und Ausgangssignale umgekehrt wird, die an den Eingangs- und Ausgangsanschlüssen des Verstärkers ausgeführt wird.

Das Hinzufügen einer Dezimierungsfunktion zu der in Fig. 5 gezeigten Ausführungsform führt zu einer weiteren Ausführungsform gemäß der Erfindung, wie z. B. den in Fig. 6 dargestellten Integrator 110. Die Dezimierung wird durch das Paar von einpoligen Umschaltern 470 und 480 ähnlich den Schalter 450 und 460, die in Fig. 5 gezeigt sind, realisiert. Die Kombination aus dem mit doppelter Abtastgeschwindigkeit betriebenen Signalintegrator und der Dezimierfunktion führt zu einem Integrator, dessen Ausgangssignale mit der Dezimierungsrate von F_{CL} abgetastet werden, obwohl der Integrator mit einer doppelten Taktrate betrieben wird. Neben diesen vorher beschriebenen Vorteilen, die ein mit doppelter Abtastgeschwindigkeit arbeitender Signalintegrator gemäß der Erfindung liefern kann, zeigt die Ausführungsform nach Fig. 6 ebenfalls Vorteile, die über die Vorteile eines herkömmlichen Chopper-stabilisierten Integrators hinausgehen.

Ein Vorteil, den die in Fig. 6 gezeigte Ausführungsform bietet, fällt auf, wenn man die in Fig. 5 dargestellte Ausführungsform in einer herkömmlichen Delta-Sigma-Modulatorkonfiguration berücksichtigt. Wie beschrieben, wird die Integration bei $F_S = 2F_{CL}$ ausgeführt. Gleichermaßen moduliert die Chopper-Stabilisierung Signale oder verschiebt die Signale in der Frequenz um die Zerhacker-Frequenz, die hier $f_C = F_S/2 = F_{CL}$ ist. Bei einer derartigen Delta-Sigma-Modulatorkonfiguration, wie sie vorher diskutiert worden ist, erreicht das 40 Quantisierungsrauschen Spitzenwerte bei $F_S/2$ oder F_{CL} welches mit der Gleichspannung oder niedrigen Frequenzen aufgrund des Chopping-Effekts bei $F_S/2$ moduliert wird. Bei der in Fig. 6 dargestellten Ausführungsform wird im Gegensatz dazu das Rauschen mittels eines Verfahrens unterdrückt oder beseitigt, welches nicht die herkömmliche Chopper-Stabilisierung ist. Statt dessen wird das Rauschen aufgrund der Integration der Signale von entgegengesetzter Polarität beseitigt, die durch das Schaltverfahren eingeführt wird, das nach Fig. 6 auf eine Art und Weise ähnlich der korrelierten, doppelten Abtastung ausgeführt wird, wie dies beispielsweise in dem Aufsatz "The Output Power Spectrum Produced by Correlated Double Sampling", geschrieben von J.M. Pimbley und G.J. Michon, beschrieben und in IEEE Transactions on Circuits and Systems, Band 38, Nr. 9, Seiten 1086 bis 1090, September 1991, veröffentlicht worden ist.

Im speziellen integriert oder akkumuliert der mit doppelter Abtastgeschwindigkeit betriebene Signalintegrator, der in Fig. 6 dargestellt ist, aufgrund der Arbeitsweise der Schalter 470 und 480 zwei aufeinanderfolgende Signal-Abtastwerte, die während wechselnder Phasen des extern abgeleiteten Taktes auftreten, der mit einer Frequenz F_{CL} arbeitet. Anstatt die Gleichspannungs-Rauschsignale oder Niederfrequenz-Rauschsignale aus dem Durchlaßband zu verschieben, wie dies typischerweise mit der Chopper-Stabilisierung erreicht wird, bewirkt die Schaltaktivität, die auf die Eingangssignale und die Ausgangssignale des Verstärkers ausgeführt, um eine doppelte Integration auszuführen, eine Umkehrung der Polarität aufeinanderfolgender, abgetasteter Signale während wechselnder Taktphasen. Daher wird durch Summieren oder Integrieren der aufeinanderfolgenden, abgetasteten Signale die Gleichspannungs-Komponente oder Niederfrequenz-Komponenten des Rauschens wirksam beseitigt. Wie in Fig. 6 dargestellt ist, wird das Ausgangssignal, das für die nächste Stufe des Integrators bereitgestellt wird, direkt dem Ausgangsanschluß des Operationsverstärkers 111 nach Fig. 6 entnommen. Allerdings kann es ebenso aus einem Anschluß des Kondensators 120 und des Kondensators 130 entnommen werden, die mit den Schaltern 330 bzw. 340 verbunden sind.

Die Übertragungsfunktion der nach Fig. 6 dargestellten Ausführungsform ist durch die folgende Gleichung gegeben:

$$V_O(z) = \alpha \left(\frac{(1 + z^{-1/2})^2}{1 - z^{-1}} \right) V_{IN}(z) + \left[1 + \alpha \left(\frac{(1 - z^{-1/2})^2}{1 - z^{-1}} \right) \right] V_{NZ}(z) \quad [5]$$

5

wobei $V_{NZ}(z)$ das "eingangsbezogene" Rauschen des Verstärkers 111 darstellt. Der erste Ausdruck in der Gleichung [5] entspricht der Eingangssignal-Übertragungsfunktion, wohingegen der zweite Ausdruck die Rausch-Übertragungsfunktion darstellt. Wird die Rausch-Übertragungsfunktion durch die Signal-Übertragungsfunktion dividiert, so liefert dies die Übertragungsfunktion für das eingangsbezogene Rauschen des Integrators wie folgt:

$$\frac{V_{IN}(z)}{V_{NZ}(z)} = \left(\frac{1 - z^{-1}}{\alpha (1 + z^{-1/2})^2} \right) + \left(\frac{1 - z^{-1/2}}{1 + z^{-1/2}} \right)^2 \quad [6]$$

15

Es sollte nun deutlich werden, daß der erste Ausdruck in Gleichung [6] bei niedrigen Frequenzen bezogen auf F_{CL} dominiert und außerdem eine Null bei Gleichspannung einfügt, wodurch das "1/f"-Rauschen und jeglicher Gleichspannungs-Offset des Verstärkers beseitigt wird.

Die in Fig. 6 dargestellte Ausführungsform kann auf verschiedene Art und Weise verändert werden, um bei einem tatsächlichen Einsatz sogar für eine noch größerer Flexibilität zu sorgen. Eine mögliche Änderung besteht darin, die Dezimierungs- und Ausgangssignal-Abtastrate einzustellen, wie dies beispielsweise durch einpolige Umschalter 470 und 480 realisiert wird. Anstatt jedes weiteren Ausgangssignal abzutasten, können die Schalter jedes n -te Ausgangssignal abtasten, wobei n eine ganze Zahl ist. Außerdem kann die Polarität der Integratoren invertiert werden, indem die Schaltsequenz umgekehrt oder invertiert wird. Ebenso können mehrere Eingangssignale benutzt werden, wie z. B. durch Benutzung zusätzlicher Schalter und Kondensatoren.

Fig. 7 ist ein Schaltbild einer weiteren Ausführungsform eines mit doppelter Abtastgeschwindigkeit betriebenen Signalintegrators gemäß der Erfundung. Die in Fig. 7 dargestellte Ausführungsform ist wie die in Fig. 8 dargestellte Ausführungsform ausgeführt, um speziell auf den Einsatz eines solchen Integrators als Komponente einer Delta-Sigma-Modulatorkonfiguration hinzuweisen. Bei einem Delta-Sigma-Modulator des dargestellten Typs kann das Eingangssignal, das an den Verstärker angelegt wird, über den Ausgangsanschluß eines Digital-Analog-Wandlers bereitgestellt werden, wie z. B. eine geschaltete Verbindung mit einer bipolaren Referenzspannungsquelle. In Gleichung [4] (oder Gleichung [5]) erzeugt allerdings der Zähler für den mit doppelter Abtastgeschwindigkeit betriebenen Signalintegrator eine Hochfrequenz-Null, welche ein Signal mit höherer Bandbreite nicht zuläßt, wie dieses beispielsweise von einem Digital-Analog-Wandler bereitgestellt werden könnte, damit es im wesentlichen unverzerrt durch den Modulator hindurchgehen kann. Die Ausführungsform nach Fig. 7 stellt ein Verfahren zur Verfügung, um dieses Problem zu lösen, indem ein Paar von Kondensatoren, z. B. 510 und 520, vorgesehen ist, die jeweils einen ersten Anschluß besitzen, der mit einem anderen Eingangsanschluß des Verstärkers verbunden ist, wobei der zweite oder andere Kondensatoranschluß mit einem einpoligen Umschalter, z. B. dem Schalter 530 oder dem Schalter 540 nach Fig. 7, verbunden ist. Jeder Schalter ist derart ausgebildet, daß er selektiv den zweiten Kondensatoranschluß des verbundenen Kondensators zwischen die Masse und einen Ausgangsanschluß des Digital-Analog-Wandlers schalten kann. Da jeder Schalter entweder nur den Kondensator 510 oder nur den Kondensator 520 mit dem DAC-Ausgangssignal während einer Phase anstelle während beider Phasen des externen Taktes verbindet, wird das Ausgangssignal des Digital-zu-Analog-Wandlers nicht mit der doppelten Taktrate des Integrators abgetastet. Dies hat die wünschenswerte Wirkung, daß die Null vermieden wird, die gerade eben bezüglich der Übertragungsfunktion des Integrators beschrieben worden ist. Die Übertragungsfunktion der in Fig. 7 dargestellten Ausführungsform ist durch die unten stehende Gleichung [7] angegeben.

$$V_O(z) = \alpha \left(\frac{(1 + z^{-1/2})^2}{1 - z^{-1}} \right) V_{IN}(z) + \left(\frac{2\beta z^{-1/2}}{1 - z^{-1}} \right) V_{DAC}(z) \quad [5]$$

55

$$+ \left[1 + (\alpha + \beta) \left(\frac{(1 - z^{-1/2})^2}{1 - z^{-1}} \right) \right] V_{NZ}(z) \quad [7]$$

60

65

wobei $\beta = C3/C5 = C4/C6$. Bezuglich des Signals des Digital-zu-Analog-Wandlers arbeitet die Schaltung wirksam als konventioneller mit einfacher Rate abgetasteter Signalintegrator.

Abschließend zeigt Fig. 8 noch eine weitere Ausführungsform eines mit doppelter Abtastgeschwindigkeit betriebenen Signalintegrators 112 gemäß der Erfindung. Wie bereits vorhergehend vorgeschlagen, zeigt diese besondere Ausführungsform eine Verwirklichung eines Delta-Sigma-Modulators, der einen mit doppelter Abtastgeschwindigkeit betriebenen Signalintegrator gemäß der Erfindung verwirklicht, in diesem Fall einen Modulator zweiter Ordnung. Typischerweise würde einem solchen Modulator ein digitales Filter und eine Dezimiereinrichtung in Serie nachgeschaltet sein. Diese besondere Ausführungsform enthält die in Fig. 7 dargestellte Ausführungsform, deren Ausgangsanschlüsse mit einer herkömmlichen, geschalteten Kapazitäts-Integratorkonfiguration verbunden sind, welche einen vollständig symmetrischen Operationsverstärker oder Differenz-Operationsverstärker 115 sowie Rückkopplungskondensatoren 610 und 620 aufweist. Einpolige Umschalter 635 und 645 sowie entsprechende Kondensatoren 630 bzw. 640 sind derart ausgebildet, daß sie das DAC-Ausgangssignal abtasten können. Wie zuvor tasten einpolige Umschalter 470 und 480 sowie entsprechende Kondensatoren 650 bzw. 660 das Ausgangssignal des mit doppelter Abtastgeschwindigkeit betriebenen Signalintegrators ab. Einpolige Umschalter 615 und 625 liefern wirksam geschaltete, kapazitive Widerstandswerte aufgrund der Kondensatoren 630, 640, 650 und 660. Darüber hinaus sind die Ausgangsanschlüsse des Verstärkers 115 mit einem herkömmlichen Komparator 700 verbunden, der als 1-Bit-Digital-zu-Analog-Wandler arbeitet. Ein herkömmlicher Verstärker kann in der zweiten Stufe verwirklicht sein, da bei niedrigen Frequenzen sein "1/f"-Rauschen und jeder Gleichspannungs-Offset um die Verstärkung des Verstärkers der ersten Stufe, in diesem Fall der Verstärker 111, verringert wird. Es wird nunmehr verständlich, daß die Ordnung eines Delta-Sigma-Modulators, der einen oder mehrere mit doppelter Abtastgeschwindigkeit betriebenen Signalintegratoren enthält, praktisch nicht begrenzt ist. Darüber hinaus kann jeder Modulator höherer Ordnung eine befriedigende Leistung erreichen, indem er einen mit doppelter Abtastgeschwindigkeit betriebenen Signalintegrator gemäß der Erfindung für niedriges Rauschen benutzt und einen herkömmlichen einratigenen Integrator anderswo verwirklicht.

Ein Verfahren zur Ausführung einer abgetasteten Signalintegration von einer Serie von Eingangsspannungs-signal-Abtastwerten eines Eingangsspannungssignals kann unter Verwendung eines mit doppelter Abtastgeschwindigkeit betriebenen Signalintegrators verwirklicht werden, wie dies vorhergehend beschrieben worden ist, und zwar gemäß dem folgenden Verfahren. Der Integrator kann entweder einen Operations- oder Differenz-verstärker aufweisen, der als Spannungssignal-Integrator mit wenigstens zwei Kondensatoren aufgebaut ist, wie dies vorstehend beschrieben worden ist. Wird ein Operationsverstärker verwendet, sorgt ein Kondensator für eine negative Rückkopplung zwischen dem Ausgangsanschluß und dem negativen Eingangsanschluß, während der andere Kondensator den positiven Eingangsanschluß mit Masse verbindet. Wird ein Differenzverstärker verwendet, sorgen beide Kondensatoren für eine negative Rückkopplung zwischen den Eingangs- und Ausgangsanschlüssen. Extern abgeleitete Taktimpulse können bei einer im wesentlichen vorbestimmten Frequenz F_{CL} bereitgestellt werden, wobei jeder Impuls eine erste Phase und eine zweite Phase besitzt. Dies kann durch einen herkömmlichen, extern abgeleiteten, zweiphasigen Takt erreicht werden. Als nächstes kann, wie dies für die vorhergehenden Ausführungsformen eines mit doppelter Abtastgeschwindigkeit betriebenen Signalintegrators gemäß der Erfindung erläutert worden ist, das Eingangsspannungssignal einer externen Spannungsquelle während jeder Phase der Taktimpulse abgetastet werden, um eine Serie von Spannungssignal-Abtastwerten zu erzeugen. Dies kann beispielsweise durch ein Netzwerk verwirklicht werden, welches Kondensatoren und Schalter enthält, die die externe Spannungsquelle mit den Eingangsanschlüssen verbinden. Wie vorher erläutert worden ist, kann die elektrische Ladung in den Kondensatoren akkumuliert werden, indem elektrische Ladung während jeder Phase der Taktimpulse eingespeist wird, wobei die Menge der elektrischen Ladung, die während der bestimmten Phase eingespeist wird, der Superposition des Spannungssignal-Abtastwertes des Eingangsspannungssignals, welches während der bestimmten Phase abgetastet worden ist, und dem Spannungssignal-Abtastwert des Eingangsspannungssignals entspricht, der während der unmittelbar vorangehenden Phase abgetastet worden ist. Bei den beschriebenen Ausführungsformen nimmt diese Superposition die Form eines Mittelwertes der besonderen, abgetasteten Spannungssignalwerte an. Wie vorstehend erläutert worden ist, können die Schalter in dem Netzwerk, welches die Spannungsquelle mit dem Integrator verbindet, synchronisiert werden, um sicherzustellen, daß die elektrische Ladung in den Kondensatoren akkumuliert wird, um eine doppelratige Integration während irgendeines Zyklus, typischerweise aber während eines jeden Zyklus des externen Taktes auszuführen. Wie vorstehend beschrieben worden ist, sollten der positive und negative Eingangsspannungs-Anschluß des Verstärkers vorgespannt sein, um für eine Gleichtakt-Vorspannung für den Integrator zu sorgen. Der Integrator erzeugt ein Ausgangsspannungssignal an dem Ausgangsspannungs-Anschluß des Verstärkers wenigstens nach der Einspeisung und Akkumulierung der elektrischen Ladung in den Kondensatoren. Das Ausgangsspannungssignal kann anschließend dezimiert werden, indem das Signal entweder mit der im wesentlichen vorbestimmten Taktfrequenz F_{CL} oder indem das Ausgangssignal mit einer Frequenz abgetastet wird, die niedriger ist als die im wesentlichen vorbestimmte Taktfrequenz F_{CL} . Enthält der Verstärker einen Differenzverstärker mit einem negativen Ausgangsspannungs-Anschluß und einem positiven Ausgangsspannungs-Anschluß, wie dies vorstehend beschrieben worden ist, kann die Polarität der Ausgangsspannungssignale, die an dem negativen und positiven Ausgangsanschluß des Verstärkers anliegen, periodisch mit der Frequenz f_C umgekehrt werden, um so jeden Spannungs-Offset zu modulieren, der in den Ausgangsspannungssignal vorhanden sein kann. Wird das Ausgangsspannungssignal anschließend nicht dezimiert, dann kann diese periodische Umkehrung der Polarität eine Chopper-Stabilisierung der Ausgangsspannungssignale aufweisen, wie dies vorstehend beschrieben worden ist. Andernfalls kann das negative Ausgangssignal bzw. das positive Ausgangsspannungssignal dezimiert werden, um jeden Offset oder jedes "1/f"-Rauschen auf einer Weise zu verringern, die vorstehend beschrieben worden ist.

Patentansprüche

1. Mit doppelter Abtastgeschwindigkeit betriebener Signalintegrator umfassend:
 einen Differenzverstärker (111) mit einem positiven Eingangsanschluß, einem negativen Eingangsanschluß, einem positiven Ausgangsanschluß sowie einem negativen Ausgangsanschluß,
 zwei Kondensatoren (120, 130), die die Ausgangsanschlüsse des Verstärkers mit den Eingangsanschlüssen des Verstärkers derart verbinden, daß eine negative Rückführung des elektrischen Signals erfolgt,
 zwei weitere Kondensatoren (140, 150), die jeweils einen ersten Anschluß und einen zweiten Anschluß besitzen,
 zwei Schalter (160, 170), die jeweils derart ausgebildet sind, daß sie selektiv den ersten Anschluß eines anderen der beiden Kondensatoren zwischen die Eingangsanschlüsse des Verstärkers schalten,
 zwei weitere Schalter (180, 190), die jeweils derart ausgebildet sind, daß sie den zweiten Anschluß eines anderen der beiden weiteren Kondensatoren (140, 150) zwischen die Anschlüsse einer externen Spannungsquelle (200) schalten, und
 eine Vorspannung (210, 260, 280; 210, 230, 290), die parallel an die Eingangsanschlüsse des Verstärkers geschaltet ist. 10 5

2. Abgetasteter Signalintegrator nach Anspruch 1, bei dem die jeweiligen Schalter der beiden Schalter (160, 170) den ersten Anschluß der jeweiligen Kondensatoren der beiden weiteren Kondensatoren (140, 150) zwischen die Eingangsanschlüsse des Verstärkers schaltet, so daß während eines Schaltzyklus mit einer im wesentlichen vorbestimmten, extern abgeleiteten Taktrate der jeweilige Kondensator der beiden weiteren Kondensatoren (140, 150) die Eingangsanschlüsse des Verstärkers (111) schaltet. 15 20

3. Abgetasteter Signalintegrator nach Anspruch 2, bei dem die jeweiligen Schalter der beiden weiteren Schalter (180, 190) den zweiten Anschluß der jeweiligen Kondensatoren (140, 150) der beiden weiteren Kondensatoren zwischen die Anschlüsse einer externen Spannungsversorgung (200) schaltet, so daß während eines Schaltzyklus mit der im wesentlichen vorbestimmten, extern abgeleiteten Taktrate der jeweilige Kondensator der beiden weiteren Kondensatoren (140, 150) die Anschlüsse der externen Spannungsquelle (200) schaltet. 25

4. Abgetasteter Signalintegrator nach Anspruch 3, bei dem die vier Schalter (160 ... 190) synchronisiert sind, so daß während eines Schaltzyklus mit der im wesentlichen vorbestimmten, extern abgeleiteten Taktrate die beiden Schalter (160, 170) die Eingangsanschlüsse des Verstärkers (111) im wesentlichen zur gleichen Zeit wechseln, zu der die beiden weiteren Schalter (180, 190) die Anschlüsse der Spannungsversorgung (200) austauschen. 30

5. Abgetasteter Signalintegrator nach Anspruch 4, bei dem wenigstens einer der Schalter (160 ... 190) einen einpoligen Umschalter aufweist. 35

6. Abgetasteter Signalintegrator nach Anspruch 5, bei dem der einpolige Umschalter vier elektrisch verbundene CMOS-Übertragungsgatter aufweist. 35

7. Abgetasteter Signalintegrator nach Anspruch 4, bei dem die Vorspannung wenigstens zwei Widerstände (280, 290) und eine Vorspannungsquelle (210) aufweist, wobei jeder Widerstand mit einem der Eingangsanschlüsse des Verstärkers (111) parallel geschaltet und mit der Vorspannungsquelle (210) in Reihe geschaltet ist. 40

8. Abgetasteter Signalintegrator nach Anspruch 4, bei dem die Vorspannung eine Vorspannungsquelle (210) und wenigstens zwei weitere Schalter (270, 280; 290, 300) und zwei weitere Kondensatoren (250, 260; 230, 240) aufweist, wobei jeweils ein Anschluß eines jeden anderen Kondensators mit Masse verbunden ist und der andere Anschluß selektiv zwischen die Vorspannungsquelle (210) und einen anderen der Eingangsanschlüsse des Verstärkers über einen anderen der Schalter geschaltet ist. 45

9. Abgetasteter Signalintegrator nach Anspruch 4, mit zwei Dezimiereinrichtungen (450, 650; 460, 660), die jeweils mit einem anderen der Ausgangsanschlüsse des Verstärkers (111) verbunden sind und das Ausgangsspannungssignal, das mit der im wesentlichen vorbestimmten, extern abgeleiteten Taktrate geliefert wird, abtasten. 50

10. Abgetasteter Signalintegrator nach Anspruch 9, bei dem die Dezimiereinrichtungen einen einpoligen Umschalter (450; 460) aufweisen, der selektiv einen geschalteten Kondensator (650; 660) zwischen Masse und den verbundenen Ausgangsanschluß des Verstärkers mit der im wesentlichen vorbestimmten, extern abgeleiteten Taktrate geschaltet werden kann. 55

11. Abgetasteter Signalintegrator enthaltend:
 einen Differenzverstärker mit Eingangs- und Ausgangsanschlüssen,
 zwei Kondensatoren, die jeweils einen ersten Anschluß und einen zweiten Anschluß besitzen,
 zwei entsprechende Schalter, die derart ausgebildet sind, daß sie selektiv den ersten Anschluß der jeweiligen Kondensatoren der beiden Kondensatoren zwischen die Eingangsanschlüsse des Verstärkers schalten,
 zwei weitere entsprechende Schalter, die derart ausgebildet sind, daß sie den zweiten Anschluß der jeweiligen Kondensatoren der beiden Kondensatoren zwischen die Ausgangsanschlüsse des Verstärkers schalten können,
 zwei weitere Kondensatoren, die jeweils einen ersten Anschluß und einen zweiten Anschluß besitzen, wobei der erste Anschluß jedes der beiden weiteren Kondensatoren mit einem anderen der Eingangsanschlüsse des Verstärkers verbunden ist,
 zwei weitere Schalter, die derart ausgebildet sind, daß sie selektiv den zweiten Anschluß der jeweiligen Kondensatoren der beiden weiteren Kondensatoren zwischen die Anschlüsse einer externen Spannungsquelle schalten können,
 wobei die Schalter synchronisiert sind, damit sie eine Integration mit doppelter Geschwindigkeit mit einem 65 60 65

Spannungssignal ausführen, welches von der externen Spannungsquelle während eines Schaltzyklus mit einer im wesentlichen vorbestimmten, extern abgeleiteten Taktrate geliefert wird, und eine Vorspannung, die parallel mit jedem der Eingangsanschlüsse des Verstärkers geschaltet ist.

12. Mit doppelter Abtastgeschwindigkeit betriebener Signalintegrator umfassend:

5 einen Differenzverstärker mit einem negativen Eingangsanschluß, einem positiven Eingangsanschluß, einem negativen Ausgangsanschluß sowie einem positiven Ausgangsanschluß, sechs Schalter, die jeweils so ausgebildet sind, daß sie selektiv einen ersten Anschluß zwischen einen zweiten Anschluß und einen dritten Anschluß schalten,

wenigstens zwei Rückkopplungskondensatoren, die jeweils zwei Anschlüsse besitzen,

10 wobei der erste und zweite Schalter von den sechs Schaltern selektiv den ersten Anschluß des ersten bzw. zweiten Kondensators der Rückkopplungskondensatoren zwischen die Ausgangsanschlüsse des Verstärkers schalten können,

15 wobei der dritte und vierte Schalter von den sechs Schaltern selektiv den zweiten Anschluß des ersten bzw. zweiten Kondensators der Rückkopplungskondensatoren zwischen die Eingangsanschlüsse des Verstärkers schalten können,

zwei weitere Kondensatoren, die jeweils zwei Anschlüsse besitzen, wobei der erste Anschluß des ersten und zweiten Kondensators mit dem positiven Eingangsanschluß bzw. dem negativen Eingangsanschluß des Verstärkers verbunden sind,

20 wobei der fünfte und sechste Schalter von den sechs Schaltern selektiv den zweiten Anschluß des ersten bzw. zweiten Kondensators der weiteren Kondensatoren zwischen die Anschlüsse einer externen Spannungsquelle schalten können,

wobei jeder der sechs Schalter einen im wesentlichen vorbestimmten, extern abgeleiteten periodischen Schaltzyklus aufweist und die Schalter miteinander synchronisiert sind, um in jedem der Schaltzyklen eine Integration mit doppelter Geschwindigkeit auszuführen, und

25 eine Spannungsversorgung, die parallel mit jedem der Eingangsanschlüsse des Verstärkers geschaltet ist.

13. Mit doppelter Abtastgeschwindigkeit betriebener Signalintegrator umfassend:

einen Verstärker mit wenigstens einem negativen Eingangsspannungs-Anschluß, einem positiven Eingangsspannungs-Anschluß und einem Ausgangsspannungs-Anschluß,

30 wenigstens einen Rückkopplungskondensator, der den Ausgangsspannungs-Anschluß des Verstärkers mit dem negativen Eingangsspannungs-Anschluß des Verstärkers verbindet, um für eine negative Rückkopplung eines elektrischen Signals zu sorgen,

zwei weitere Kondensatoren, die jeweils zwei Anschlüsse besitzen,

35 vier Schalter, die jeweils derart ausgebildet sind, daß sie selektiv einen ersten Anschluß zwischen einen zweiten und einen dritten Anschluß schalten,

wobei zwei Schalter der vier Schalter den jeweiligen ersten Anschluß der jeweiligen Kondensatoren der beiden weiteren Kondensatoren selektiv zwischen die Anschlüsse einer externen Spannungsquelle schalten können,

40 wobei zwei weitere Schalter der vier Schalter den jeweiligen zweiten Anschluß der jeweiligen Kondensatoren der beiden weiteren Kondensatoren selektiv zwischen die Ausgangsanschlüsse des Verstärkers schalten können,

wobei die vier Schalter jeweils einen im wesentlichen vorbestimmten, extern abgeleiteten, periodischen Schaltzyklus aufweisen und miteinander synchronisiert sind, um während eines jeden Schaltzyklus eine Integration mit doppelter Geschwindigkeit auszuführen, und

45 eine Spannungsversorgung, die mit jedem Eingangsanschluß des Verstärkers parallel geschaltet ist.

14. Integrator nach Anspruch 13, der einen weiteren Kondensator aufweist, der den positiven Eingangsanschluß des Verstärkers mit Masse verbindet.

15. Integrator nach Anspruch 13, bei dem wenigstens einer der vier Schalter einen einpoligen Umschalter aufweist.

16. Mit doppelter Abtastgeschwindigkeit betriebener Signalintegrator umfassend:

50 einen Verstärker mit Eingangsanschlüssen und Ausgangsanschlüssen,

wenigstens vier Kondensatoren, die jeweils zwei Anschlüsse besitzen,

55 wenigstens vier Schalter, die jeweils derart ausgebildet sind, daß sie selektiv einen Anschluß zwischen zwei andere Anschlüsse schalten, und

eine Gleichtakt-Vorspannung, die parallel mit jedem Eingangsanschluß des Verstärkers geschaltet ist,

55 wobei die Anschlüsse der vier Kondensatoren und der vier Schalter eine externe Spannungsquelle mit den Eingangsanschlüssen des Verstärkers sowie die Ausgangsanschlüsse des Verstärkers mit den Eingangsanschlüssen des Verstärkers verbinden, um so die Integration mit doppelter Geschwindigkeit mit einem Spannungssignal auszuführen, das während eines jeden Schaltzyklus der Schalter von der externen Spannungsquelle geliefert wird.

60 17. Integrator nach Anspruch 16, der weiter einen fünften Schalter und einen sechsten Schalter aufweist, die jeweils zum Anschalten eines Anschlusses zwischen zwei andere Anschlüsse ausgebildet sind, und wobei jeder Anschluß der beiden jeweiligen Kondensatoren der vier Kondensatoren einen gesonderten der vier Schalter von den sechs Schaltern besitzt, die den Kondensatoranschluß zwischen zwei Anschlüsse schaltet, die aus der Gruppe ausgewählt werden, die im wesentlichen aus den Eingangsanschlüssen des Verstärkers und den Ausgangsanschlüssen des Verstärkers besteht, wodurch für eine negative, elektrische Signalrückkopplung von den Ausgangsanschlüssen des Verstärkers zu den Eingangsanschlüssen des Verstärkers gesorgt wird, und

65 wobei jeder erste Anschluß der beiden anderen jeweiligen Kondensatoren der vier Kondensatoren einen

DE 44 35 305 A1

gesonderten Schalter der beiden verbleibenden Schalter von den sechs jeweiligen Schaltern aufweist, die den Kondensatoranschluß zwischen die jeweiligen Anschlüsse der extern abgezweigten Spannungsquelle schalten,	5
wobei der zweite Anschluß der beiden weiteren jeweiligen Kondensatoren entsprechend mit einem gesonderten Anschluß der Eingangsanschlüsse des Verstärkers verbunden ist, wobei die sechs Schalter jeweils einen im wesentlichen vorbestimmten, periodischen, extern abgeleiteten Schaltzyklus aufweisen und miteinander synchronisiert sind, um während eines jeden Schaltzyklus eine Integration des Spannungssignals mit doppelter Geschwindigkeit auszuführen.	10
18. Verfahren zum Durchführen einer abgetasteten Signalintegration mit einer Serie von Spannungssignal-Abtastwerten eines Eingangsspannungssignals mit einem Verstärker, der zwei Eingangsanschlüsse und wenigstens einen Ausgangsanschluß aufweist, wobei der Verstärker als Spannungssignal-Integrator mit wenigstens zwei Kondensatoren konfiguriert ist, die jeweils mit einem jeweiligen Eingangsanschluß verbunden sind, wobei der erste Kondensator wenigstens den einen Ausgangsanschluß gemäß einer negativen Rückkopplungs-Konfiguration anschaltet, mit den folgenden Verfahrensschritten:	15
Liefern extern abgeleiteter Taktimpulse mit einer im wesentlichen vorbestimmten Frequenz F_{CL} , wobei jeder Impuls eine erste und eine zweite Phase besitzt,	15
Abtasten des Eingangsspannungssignals während jeder Phase der Taktimpulse, um die Serie von Spannungssignal-Abtastwerten zu erzeugen, und	20
Akkumulieren einer elektrischen Ladung in den Kondensatoren durch Injektion einer elektrischen Ladung während jeder Phase der Taktimpulse, wobei der Betrag der Ladung, die während der Phase injiziert wird, der Superposition des Spannungssignal-Abtastwertes des Eingangsspannungssignals, das während der Phase abgetastet wird, sowie dem Spannungssignal-Abtastwert des Eingangsspannungssignals entspricht, das während der unmittelbar vorhergehenden Phase abgetastet worden ist.	25
19. Verfahren nach Anspruch 18, nach dem der Akkumulierungsschritt den weiteren Schritt enthält: Vorspannen der Eingangsanschlüsse, um für eine Gleichtakt-Vorspannung für den Integrator zu sorgen.	25
20. Verfahren nach Anspruch 19, nach dem der Integrator ein Ausgangsspannungssignal an dem Ausgangsanschluß erzeugt, und zwar wenigstens nach dem die injizierte elektrische Ladung in den Kondensatoren akkumuliert worden ist, mit dem weiteren Verfahrensschritt, daß das Ausgangsspannungssignal dezimiert wird.	30
21. Verfahren nach Anspruch 20, nach dem der Schritt des Dezimierens des Ausgangsspannungssignals umfaßt:	30
Abtasten des Ausgangsspannungssignals mit der im wesentlichen vorbestimmten Frequenz F_{CL} .	35
22. Verfahren nach Anspruch 20, nach dem der Schritt des Dezimierens des Ausgangsspannungssignals den Schritt umfaßt:	35
Abtasten des Ausgangsspannungssignals mit einer Frequenz, die unterhalb der im wesentlichen vorbestimmten Frequenz F_{CL} liegt.	40
23. Verfahren nach Anspruch 19, nach dem der Verstärker einen Differenzverstärker enthält, wobei wenigstens der eine Ausgangsanschluß einen positiven Ausgangsspannungs-Anschluß bildet, das Ausgangsspannungssignal ein positives Ausgangsspannungssignal bildet, wobei der Differenzverstärker zudem einen negativen Ausgangsspannungs-Anschluß aufweist, der ein negatives Ausgangsspannungssignal liefert, wobei der zweite Kondensator den negativen Ausgangsspannungs-Anschluß zu einer negativen Rückkopplungs-Konfiguration verschaltet, und mit dem weiteren Verfahrensschritt: periodisches Umschalten der Polarität der erzeugten Ausgangsspannungssignale bei einer im wesentlichen vorbestimmten, extern abgeleiteten Frequenz F_{CL} , um so jede Offsetspannung in den Ausgangsspannungssignalen zu modulieren.	45
24. Verfahren nach Anspruch 23, nach dem der Schritt des periodischen Umschaltens der Polarität der Ausgangsspannungssignale umfaßt:	45
Chopper-Stabilisieren des Differenzverstärkers.	50
25. Verfahren nach Anspruch 23, mit dem weiteren Schritt:	55
Dezimieren des negativen Ausgangsspannungssignals bzw. des positiven Ausgangsspannungssignals.	60

Hierzu 5 Seite(n) Zeichnungen

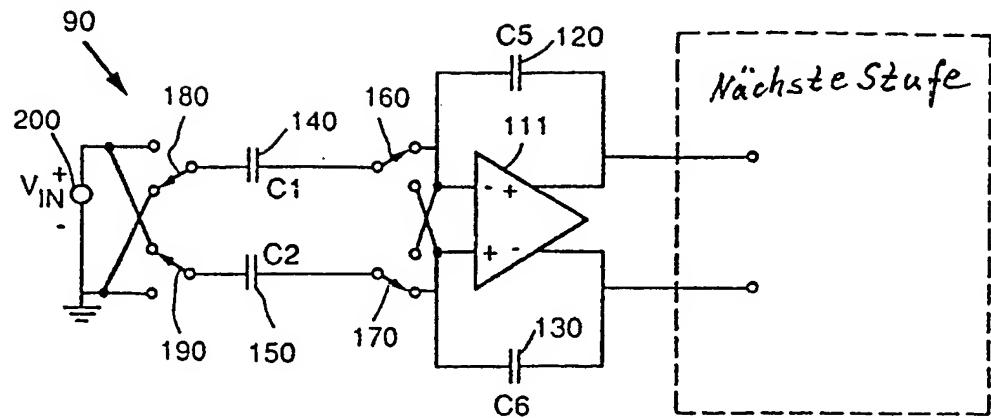


FIG. 1

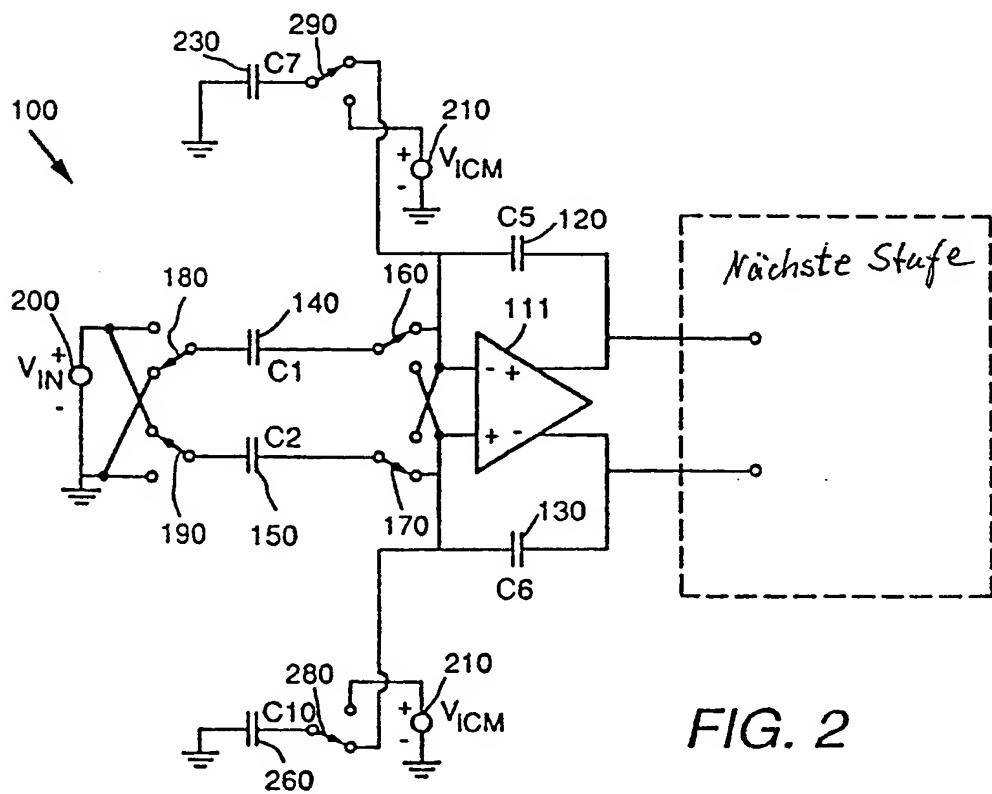


FIG. 2

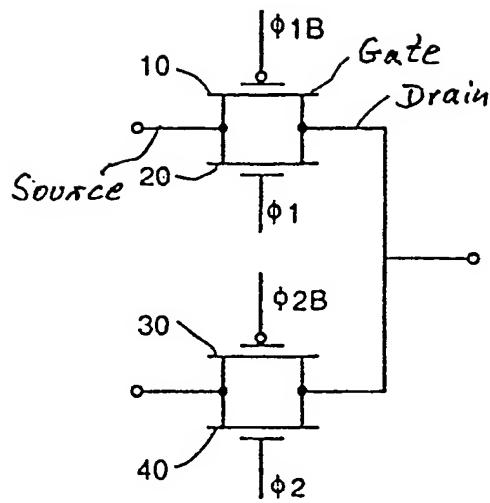


FIG. 3

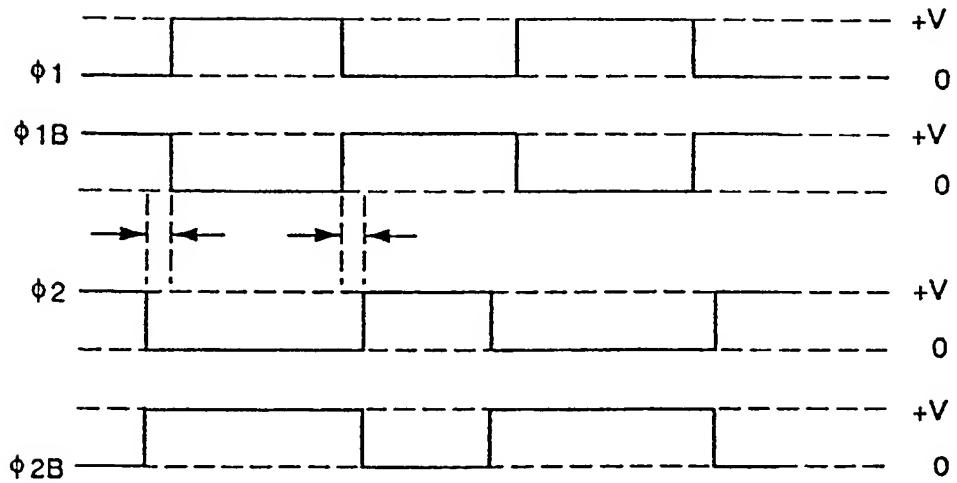


FIG. 3a

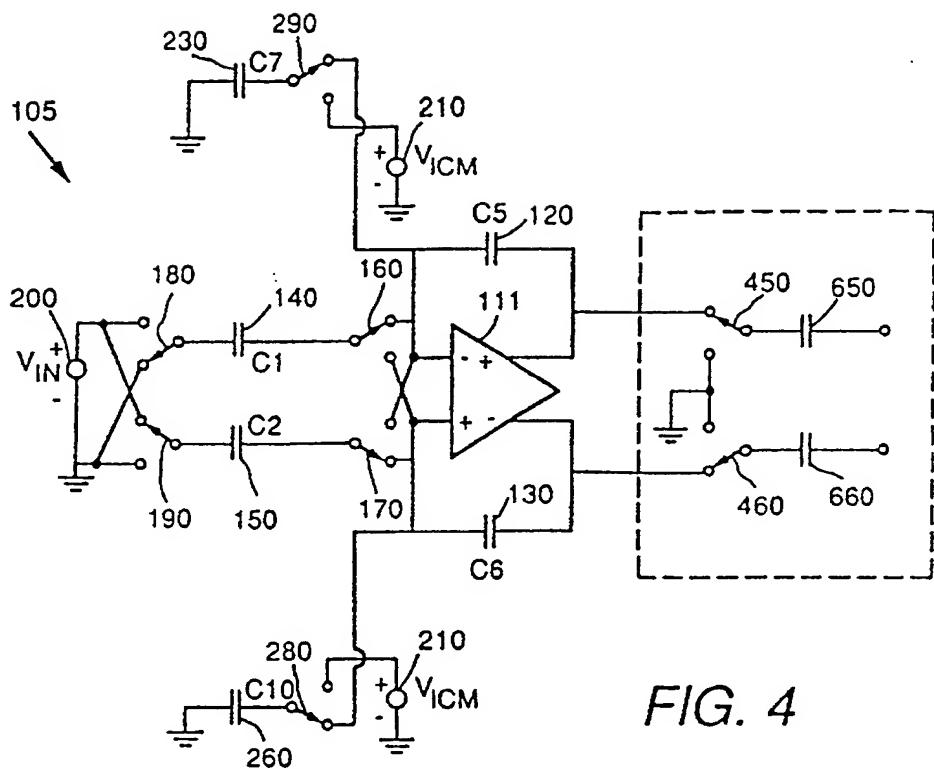


FIG. 4

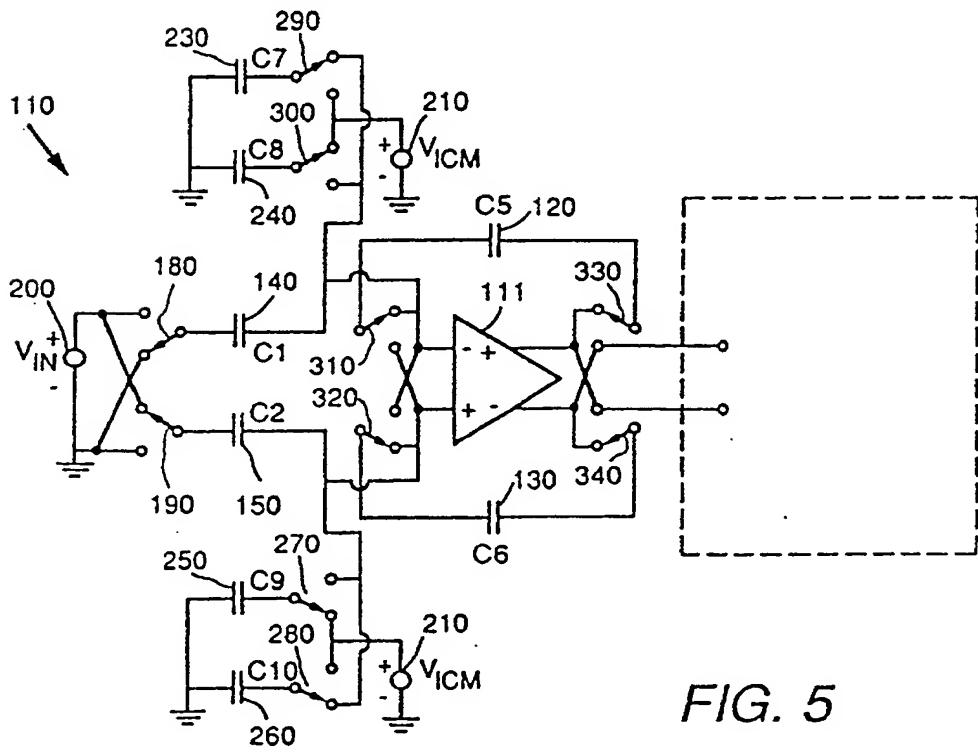


FIG. 5

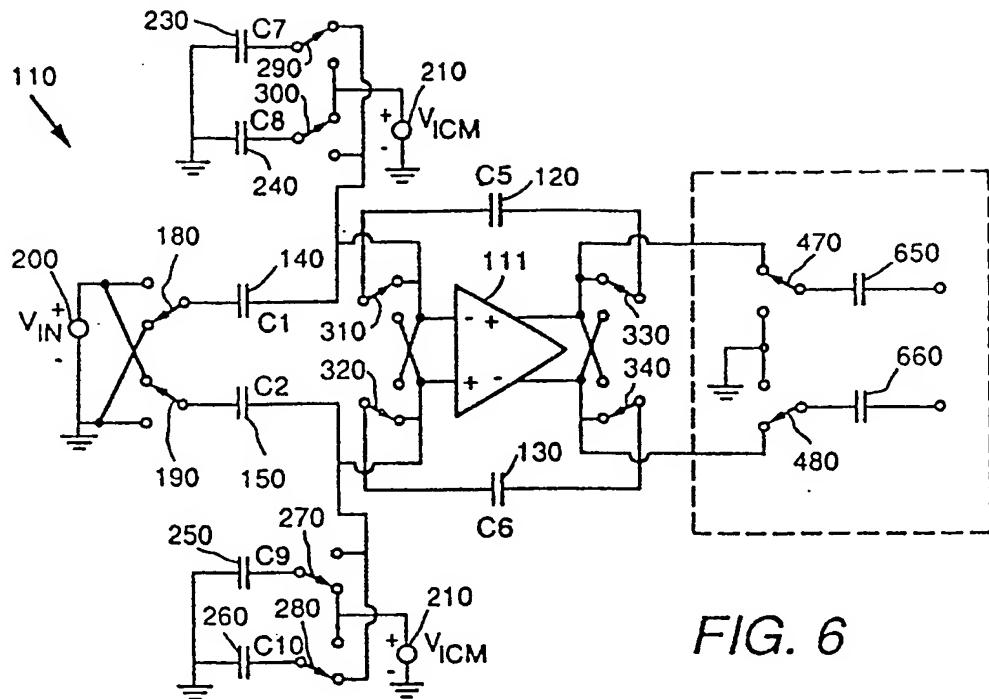


FIG. 6

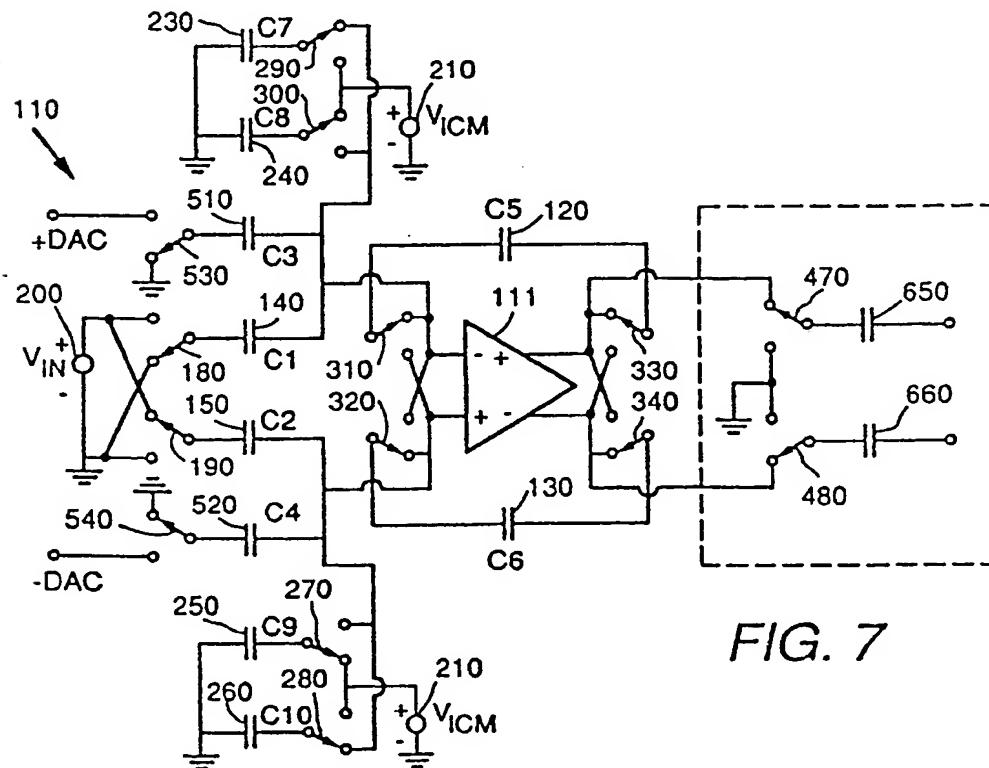
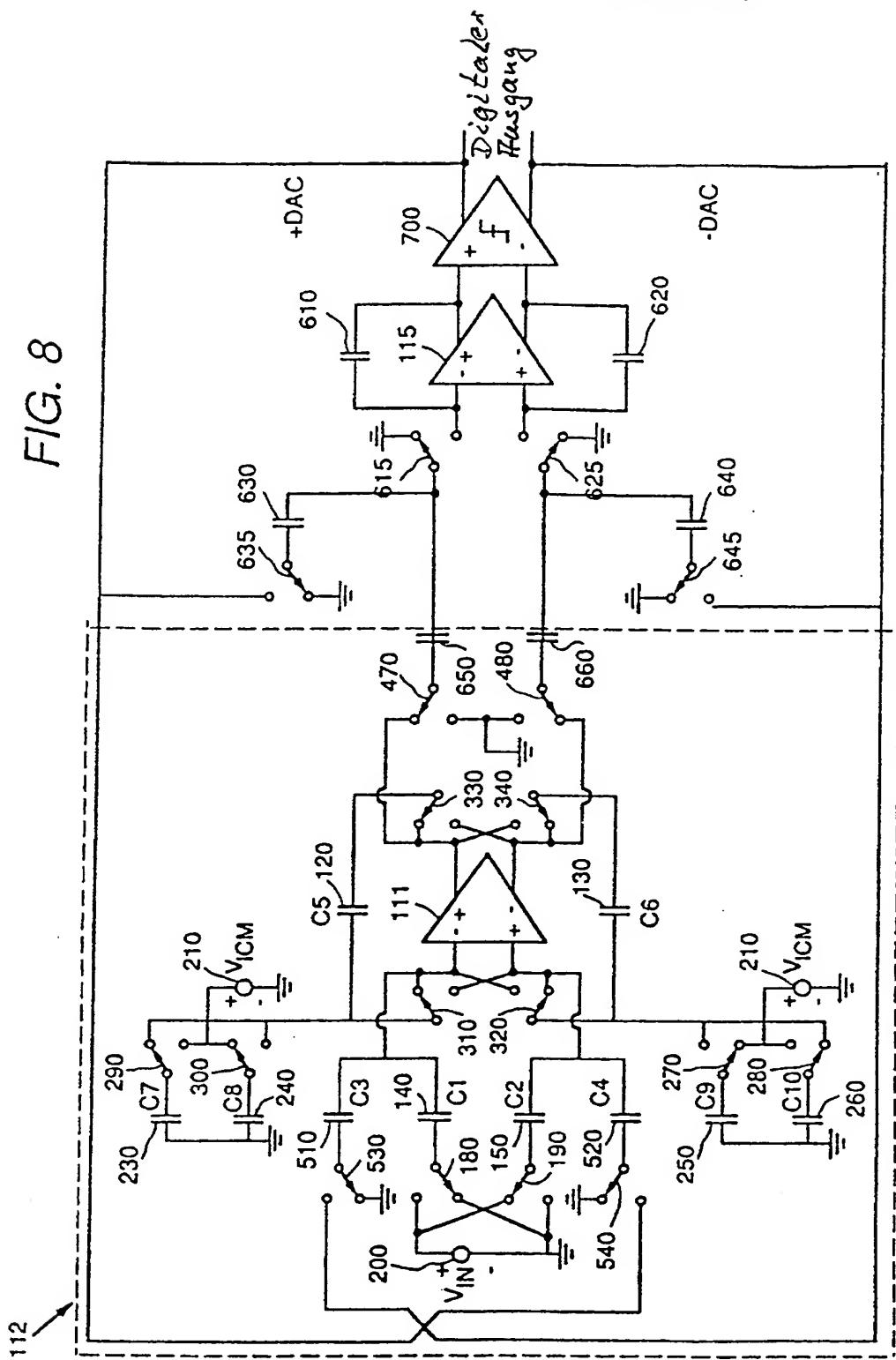


FIG. 7

FIG. 8



**This Page is Inserted by IFW Indexing and Scanning
Operations and is not part of the Official Record**

BEST AVAILABLE IMAGES

Defective images within this document are accurate representations of the original documents submitted by the applicant.

Defects in the images include but are not limited to the items checked:

- BLACK BORDERS**
- IMAGE CUT OFF AT TOP, BOTTOM OR SIDES**
- FADED TEXT OR DRAWING**
- BLURRED OR ILLEGIBLE TEXT OR DRAWING**
- SKEWED/SLANTED IMAGES**
- COLOR OR BLACK AND WHITE PHOTOGRAPHS**
- GRAY SCALE DOCUMENTS**
- LINES OR MARKS ON ORIGINAL DOCUMENT**
- REFERENCE(S) OR EXHIBIT(S) SUBMITTED ARE POOR QUALITY**
- OTHER:** _____

IMAGES ARE BEST AVAILABLE COPY.

As rescanning these documents will not correct the image problems checked, please do not report these problems to the IFW Image Problem Mailbox.